Universidad Nacional de Ingeniería

Facultad de Ciencias y Sistemas

Ingeniería de Sistemas

Arquitectura de Maquina

Comparación entre procesadores RISC y CISC

Docente: Reynaldo Antonio Castaño Umaña

Alumno: Cesar Jafet Vivas Solis

Carnet: 2021-0948U

Grupo: 3m2-IS

Managua, Managua, 10 de octubre del 2023

Determine las principales características de las arquitecturas de procesadores RISC y CISC, indique las fuentes bibliográficas consultadas.

Arquitectura RISC:

Conjunto de Instrucciones Reducido: En RISC, el conjunto de instrucciones se mantiene simple y consiste en un número limitado de instrucciones básicas y uniformes.

Instrucciones de Tamaño Fijo: Las instrucciones en RISC suelen tener un tamaño fijo, lo que facilita su decodificación y ejecución.

Ejecución en un Ciclo: Se busca que la mayoría de las instrucciones se ejecuten en un solo ciclo de reloj, lo que mejora la velocidad de procesamiento.

Pipelines de Instrucciones: Los procesadores RISC a menudo utilizan pipelines de instrucciones para ejecutar múltiples instrucciones simultáneamente y mejorar el rendimiento.

Carga/Almacenamiento Separados: En RISC, las operaciones de carga y almacenamiento de memoria se realizan utilizando instrucciones específicas.

Registro Centrado: Se utilizan registros de propósito general en gran número y se fomenta el uso de registros para minimizar los accesos a memoria.

Arquitectura CISC:

Conjunto de Instrucciones Complejo: En CISC, el conjunto de instrucciones es más amplio y diverso, incluyendo instrucciones complejas que pueden realizar múltiples operaciones en una sola instrucción.

Instrucciones de Tamaño Variable: Las instrucciones en CISC pueden tener tamaños variables, lo que complica su decodificación y ejecución.

Múltiples Ciclos de Reloj: Las instrucciones CISC a menudo requieren múltiples ciclos de reloj para completarse, lo que puede reducir la velocidad de procesamiento.

Menos Registros de Propósito General: Los procesadores CISC tienden a tener menos registros de propósito general en comparación con RISC.

Operaciones de Memoria Complejas: En CISC, se permiten instrucciones complejas de carga y almacenamiento de memoria.

Uso Extensivo de Modos de Dirección: CISC a menudo utiliza modos de direccionamiento complejos para acceder a la memoria.

Fuentes Bibliográficas Consultadas para RISC:

"Computer Organization and Design: The Hardware/Software Interface" de David A. Patterson y John L. Hennessy.

"Computer Architecture: A Quantitative Approach" de John L. Hennessy y David A. Patterson.

Documentación técnica de fabricantes de microprocesadores RISC como ARM y MIPS.

Fuentes Bibliográficas Consultadas para CISC:

"Computer Organization and Design: The Hardware/Software Interface" de David A. Patterson y John L. Hennessy.

"Computer Architecture: A Quantitative Approach" de John L. Hennessy y David A. Patterson.

Documentación técnica de fabricantes de microprocesadores CISC como Intel y AMD.

Indícale a ChatGPT, que te elabore una matriz comparativa entre las características de las arquitecturas RISC y CISC



Indícale a ChatGPT que te proporcione un esquema de la arquitectura de procesadores RISC

Esquema de la Arquitectura de Procesadores RISC:

Memoria:

Memoria de programa: Almacena el código de programa.

Memoria de datos: Almacena datos y variables.

Unidad de Control:

Decodificador de Instrucciones: Decodifica las instrucciones de la memoria de programa.

Control Unit (Unidad de Control): Coordina las operaciones de la CPU.

Unidad de Procesamiento:

Registros de Propósito General: Almacenan datos y valores temporales.

ALU (Arithmetic Logic Unit): Realiza operaciones aritméticas y lógicas simples.

Unidad de Salto (Branch Unit): Controla las instrucciones de salto y flujo de control.

Pipeline de Instrucciones:

Busca: Obtiene la instrucción de la memoria de programa.

Decodificación: Decodifica la instrucción y lee operandos.

Ejecución: Realiza la operación especificada por la instrucción.

Escritura de Resultados: Almacena el resultado de la instrucción.

Acceso a Memoria:

Load/Store Unit (Unidad de Carga/Almacenamiento): Se encarga de las operaciones de carga y almacenamiento en la memoria de datos.

Buses de Datos y Direcciones:

Bus de Datos: Transfiere datos entre la memoria, registros y unidades de procesamiento.

Bus de Direcciones: Indica la ubicación de la memoria que se va a leer o escribir.

Control de Interrupciones:

Permite gestionar interrupciones externas para manejar eventos inesperados.

Reloj del Sistema:

Sincroniza las operaciones de la CPU.

Indícale a ChatGPT que te proporcione un esquema de la arquitectura de procesadores CISC

Esquema de la Arquitectura de Procesadores CISC:

Memoria:

Memoria de programa: Almacena el código de programa.

Memoria de datos: Almacena datos y variables.

Unidad de Control:

Decodificador de Instrucciones: Decodifica las instrucciones de la memoria de programa.

Control Unit (Unidad de Control): Coordina las operaciones de la CPU.

Unidad de Procesamiento:

Registros de Propósito General: Almacenan datos y valores temporales.

ALU (Arithmetic Logic Unit): Realiza operaciones aritméticas y lógicas complejas.

FPU (Floating-Point Unit): Realiza cálculos de punto flotante.

MMU (Memory Management Unit): Administra la memoria virtual y la administración de memoria física.

Pipeline de Instrucciones:

Busca: Obtiene la instrucción de la memoria de programa.

Decodificación: Decodifica la instrucción y lee operandos.

Ejecución: Realiza operaciones que pueden ser complejas y abarcar múltiples ciclos.

Escritura de Resultados: Almacena el resultado de la instrucción.

Acceso a Memoria:

Instrucciones CISC pueden incluir operaciones de carga y almacenamiento de memoria directamente.

Conjunto de Instrucciones Complejo:

Amplio conjunto de instrucciones que pueden realizar múltiples operaciones en una sola instrucción.

Modos de Dirección Complejos:

Instrucciones CISC a menudo permiten modos de direccionamiento complejos, como indexación indirecta.

Reloj del Sistema:

Sincroniza las operaciones de la CPU.

Analiza las diferencias entre las arquitecturas.

1. Conjunto de Instrucciones:

RISC: Utiliza un conjunto de instrucciones reducido y uniforme, lo que significa que las instrucciones son simples y tienen un formato uniforme.

CISC: Emplea un conjunto de instrucciones amplio y diverso, que incluye instrucciones complejas que pueden realizar múltiples operaciones en una sola instrucción.

2. Tamaño de Instrucciones:

RISC: Las instrucciones suelen tener un tamaño fijo, lo que facilita su decodificación y ejecución.

CISC: Las instrucciones pueden tener tamaños variables, lo que puede complicar su decodificación.

3. Ciclos de Reloj:

RISC: La mayoría de las instrucciones RISC se ejecutan en un solo ciclo de reloj, lo que tiende a proporcionar un rendimiento predecible y rápido.

CISC: Las instrucciones CISC a menudo requieren múltiples ciclos de reloj para completarse, lo que puede ralentizar la ejecución de programas.

4. Pipelines de Instrucciones:

RISC: Los procesadores RISC utilizan pipelines de instrucciones para ejecutar múltiples instrucciones simultáneamente, mejorando el rendimiento.

CISC: Si bien algunos procesadores CISC pueden usar pipelines, a menudo no se aprovechan tanto debido a las instrucciones complejas.

5. Acceso a Memoria:

RISC: Utiliza instrucciones separadas para carga y almacenamiento de memoria.

CISC: Las instrucciones CISC a menudo permiten operaciones de carga y almacenamiento de memoria directamente.

6. Registros:

RISC: Los procesadores RISC suelen tener un mayor número de registros de propósito general.

CISC: Los procesadores CISC a menudo tienen menos registros de propósito general.

7. Modos de Dirección:

RISC: Utiliza modos de direccionamiento más simples y limitados.

CISC: Las instrucciones CISC a menudo permiten modos de direccionamiento complejos, como indexación indirecta.

8. Complejidad de Decodificación:

RISC: La decodificación de instrucciones suele ser más simple en RISC debido al conjunto de instrucciones reducido y uniforme.

CISC: La decodificación de instrucciones puede ser más compleja debido a la diversidad de instrucciones.

9. Ejemplos de Arquitecturas:

RISC: Ejemplos de arquitecturas RISC incluyen ARM y MIPS.

CISC: Ejemplos de arquitecturas CISC incluyen la arquitectura x86 de Intel y AMD.

Determina las características del set de instrucciones de los procesadores RISC

Instrucciones Simples: Las instrucciones en RISC son simples y realizan operaciones básicas. Cada instrucción se enfoca en una tarea específica y realiza una sola operación, como cargar un valor en un registro, sumar dos registros o realizar una operación lógica.

Tamaño de Instrucciones Fijo: Las instrucciones en RISC suelen tener un tamaño fijo, lo que facilita su decodificación y ejecución. Por lo general, tienen una longitud de 32 bits.

Carga/Almacenamiento de Memoria: En las arquitecturas RISC, las operaciones de carga y almacenamiento en memoria se realizan mediante instrucciones separadas. Esto significa que las instrucciones para mover datos entre registros y memoria son distintas.

Pocos Modos de Direccionamiento: RISC utiliza un número limitado de modos de direccionamiento, lo que simplifica la arquitectura y la decodificación de instrucciones. Los modos de direccionamiento son directos y simples.

Set de Registros de Propósito General: Los procesadores RISC suelen tener un conjunto de registros de propósito general, a menudo 32 o más, que se utilizan para almacenar datos temporales y resultados de cálculos. El acceso a registros es rápido y eficiente.

Ejecución en un Ciclo de Reloj: Se busca que la mayoría de las instrucciones se ejecuten en un solo ciclo de reloj, lo que mejora la velocidad de procesamiento y la previsibilidad del rendimiento.

Uso Eficiente de Pipelines: Los procesadores RISC utilizan pipelines de instrucciones para ejecutar múltiples instrucciones en paralelo, lo que aumenta la eficiencia y el rendimiento.

Set de Instrucciones Reducido: Como su nombre lo indica, RISC se basa en un conjunto de instrucciones reducido, lo que significa que se eliminan instrucciones complejas y poco utilizadas para simplificar la arquitectura y acelerar la ejecución de las instrucciones más comunes.

Enfoque en la Compilación: RISC confía en un compilador eficiente para generar código optimizado, lo que permite aprovechar al máximo las características del conjunto de instrucciones simple y rápido.

Determina las características del set de instrucciones de los procesadores CISC

Instrucciones Complejas: Las instrucciones CISC son a menudo complejas y pueden realizar múltiples operaciones en una sola instrucción. Esto permite a los programadores escribir código más conciso y realizar tareas complejas con menos instrucciones.

Tamaño de Instrucciones Variable: A diferencia de los procesadores RISC, las instrucciones CISC pueden tener tamaños variables. Algunas instrucciones pueden ser más largas que otras para acomodar la complejidad de la operación.

Amplio Conjunto de Instrucciones: Los procesadores CISC suelen tener un conjunto de instrucciones amplio y diverso que incluye operaciones aritméticas, lógicas, de manipulación de cadenas, operaciones de punto flotante y más.

Modos de Direccionamiento Complejos: Las instrucciones CISC a menudo admiten una variedad de modos de direccionamiento, lo que permite acceder a datos de múltiples formas y ubicaciones en la memoria.

Instrucciones de Memoria Complejas: Las instrucciones CISC a menudo permiten operaciones complejas de carga y almacenamiento de memoria directamente.

Número Limitado de Registros de Propósito General: A diferencia de los procesadores RISC, los procesadores CISC suelen tener un número limitado de registros de propósito general, lo que puede hacer que sea necesario realizar transferencias de datos más frecuentes entre registros y memoria.

Ejecución Potencialmente Más Lenta: Debido a la complejidad de las instrucciones y la posibilidad de tener ciclos de reloj más largos, las instrucciones CISC pueden tener un rendimiento potencialmente más lento en comparación con las instrucciones RISC.

Compiladores Menos Dependientes: En los procesadores CISC, los compiladores pueden depender menos de la optimización a nivel de compilación, ya que las instrucciones complejas pueden realizar tareas más avanzadas directamente.

Compatibilidad con Lenguajes de Alto Nivel: La capacidad de realizar operaciones complejas en una sola instrucción hace que los procesadores CISC sean adecuados para la ejecución de código generado por lenguajes de alto nivel.

Indica cuales son los registros internos de los procesadores RISC

Los procesadores RISC (Reduced Instruction Set Computer) suelen tener un conjunto de registros internos para realizar operaciones y almacenar datos temporales. Aunque las arquitecturas exactas pueden variar según el fabricante y el modelo del procesador, a continuación, se mencionan algunos de los registros internos comunes que se encuentran en muchos procesadores RISC:

Registros de Propósito General (GPR, General-Purpose Registers): Estos registros se utilizan para almacenar datos temporales y realizar operaciones aritméticas y lógicas. Por lo general, hay un conjunto de GPR, a menudo numerados del 0 al N, donde N es un número fijo, como 31 o 63.

Contador de Programa (PC, Program Counter): El PC almacena la dirección de la siguiente instrucción a ejecutar en el programa. Se actualiza automáticamente después de cada instrucción.

Registro de Enlace (Link Register): También conocido como registro de retorno, almacena la dirección de retorno cuando se llama a una subrutina o función. Se utiliza para regresar al punto de origen después de una llamada.

Registro de Estado (SR, Status Register): Este registro almacena información sobre el estado actual del procesador, como banderas de condición (por ejemplo, banderas de cero y de desbordamiento) y otros indicadores de estado.

Registro de Pila (Stack Pointer, SP): Se utiliza para apuntar a la parte superior de la pila de memoria. Facilita las operaciones de pila, como push (apilar) y pop (desapilar).

Registros de Propósito Especial: Algunos procesadores RISC pueden tener registros especiales dedicados a tareas específicas, como el registro de instrucción actual, registros de multiplicador/divisor, registros de manejo de excepciones, etc.

Registros de Punto Flotante (en procesadores RISC con unidades de punto flotante): En arquitecturas RISC que admiten operaciones de punto flotante, se incluyen registros de punto flotante para realizar cálculos con números en formato de punto flotante.

Registros de Vectores (en procesadores RISC con capacidad vectorial): En algunas arquitecturas RISC modernas, se incluyen registros de vectores para realizar operaciones eficientes en datos vectoriales.

Indica cuales son los registros internos de los procesadores CISC

Los registros internos en los procesadores CISC (Complex Instruction Set Computer) varían dependiendo de la arquitectura específica del procesador, pero aquí mencionaré algunos de los registros comunes que se encuentran en muchos procesadores CISC:

Registros de Propósito General (GPR, General-Purpose Registers): Al igual que en los procesadores RISC, los GPR se utilizan para almacenar datos temporales y realizar operaciones aritméticas y lógicas. Los procesadores CISC suelen tener un conjunto de GPR, aunque la cantidad puede variar.

Contador de Programa (PC, Program Counter): Al igual que en los procesadores RISC, el PC almacena la dirección de la siguiente instrucción a ejecutar en el programa. Se actualiza automáticamente después de cada instrucción.

Registro de Segmento: En algunas arquitecturas CISC, se utilizan registros de segmento para apuntar a diferentes segmentos de memoria, como segmentos de código, datos y pila.

Registro de Estado (Status Register o Flags Register): Este registro almacena información sobre el estado actual del procesador, como banderas de condición (por ejemplo, banderas de cero, de desbordamiento, de acarreo) y otros indicadores de estado.

Registro de Pila (Stack Pointer, SP): Al igual que en los procesadores RISC, se utiliza para apuntar a la parte superior de la pila de memoria y facilitar las operaciones de pila, como push (apilar) y pop (desapilar).

Registros de Segmento de Pila (Stack Segment Registers): En algunas arquitecturas CISC, se utilizan registros de segmento de pila para apuntar a la ubicación de la pila de memoria.

Registro de Índice (Index Register): Se utiliza para realizar indexación de memoria y acceder a estructuras de datos en memoria.

Registro de Enlace (Link Register): Similar al registro de retorno en RISC, almacena la dirección de retorno cuando se llama a una subrutina o función.

Registros de Manejo de Excepciones: En algunos procesadores CISC, se incluyen registros especiales para gestionar excepciones, interrupciones y manejo de errores.

Registros de Punto Flotante (en procesadores CISC con unidades de punto flotante): En arquitecturas CISC que admiten operaciones de punto flotante, se incluyen registros de punto flotante para realizar cálculos con números en formato de punto flotante.